

ACHIEVING SUB-HZ FREQUENCY RESOLUTION IN HIGH SPECTRAL PURITY AND LOW POWER FREQUENCY SYNTHESIZERS

Gorevoy A. V.

Research and Production Company «Micran»

47, Vershinin Str., Tomsk, 634045, Russia

Tel. +7 3822 90 00 35, E-mail: andrew.gorevoy@micran.ru

Abstract — The present paper describes a method to achieve sub-Hz frequency resolution in a microwave frequency synthesizer using commercially available digital PLL components. The key feature of this method is the spectral purity and frequency resolution comparable with the solutions based on direct digital synthesizer chips. The last ones are not used in the described method that allows obtaining the substantial economy in size, cost and power consumption of the system.

ПОЛУЧЕНИЕ СУБГЕРЦОВОГО РАЗРЕШЕНИЯ В СИНТЕЗАТОРАХ ЧАСТОТ ПРИ ВЫСОКОЙ СТЕПЕНИ СПЕКТРАЛЬНОЙ ЧИСТОТЫ И МАЛОМ ЭНЕРГОПОТРЕБЛЕНИИ

Горевой А. В.

ЗАО НПФ «Микран»

ул. Вершинина, 47, Томск, 634045, Россия

Тел: (3822) 90 00 35; E-mail: andrew.gorevoy@micran.ru

Аннотация — В статье описан метод получения субгерцового частотного разрешения синтезатора СВЧ с использованием доступных коммерческих компонентов типовой цифровой ФАПЧ. Отличительной особенностью метода является уровень спектральной чистоты и частотного разрешения, сравнимый с решениями, основанными на микросхемах прямых цифровых синтезаторов. В описанном методе последние не используются, что позволяет получить существенную экономию габаритов, энергопотребления и стоимости системы.

I. Введение

В технике синтеза частот существует известное противоречие между частотным разрешением синтезатора и степенью спектральной чистоты выходного сигнала, выражаемого уровнем побочных спектральных составляющих и фазовых шумов. За всю историю этого направления не было придумано способа исключить это противоречие из рассмотрения, а все попытки ослабить его неизбежно приводили к размену энергопотребления и габаритов на уровень упомянутых характеристик. Тем не менее, было придумано и воплощено в жизнь много интересных и перспективных идей, ставших «классикой жанра».

Микрогерцовое разрешение при относительно высокой спектральной чистоте однопетлевых широкополосных синтезаторов частот с ФАПЧ практически нивелируется эффектами просачиваний внутри микросхем, приводящим к появлению низкочастотных биений в канале управления генератора между его сигналом и гармониками сигнала опорного генератора (т.н. Integer boundary spur) [1]. Устранить эти биения удается только сменой опорной частоты (введением дополнительного опорного генератора [2]) или построением еще одного опорного синтезатора. Первый вариант не всегда выгоден, так как требует тщательной проработки схемы и конструкции для обеспечения изоляции между опорными генераторами. Манипуляция питанием опорных генераторов неприменима в случае высокоскоростных систем. Во втором варианте, на первый взгляд, мог бы справиться прямой цифровой синтезатор (ПЦС), но из-за спектра, обогащенного биениями выходного и тактового сигнала, целесообразность его применения оказывается под вопросом. Тем не менее, от ПЦС не отказываются, а усложняют схему ради эквивалентного улучшения спектральных характеристик, как это описано в [3]. Такое решение достаточ-

но удобное и универсальное, снимает жесткие требования к частотному разрешению основной петли ФАПЧ, но обладает невысокой эффективностью с точки зрения энергопотребления и реализации потенциала ПЦС. Такие устройства потребляют достаточно много и при условии использования их в крайне узкой выходной полосе вызывают некоторые сомнения в своей целесообразности.

II. Основная часть

Обратим внимание на современные микросхемы ФАПЧ с дробными делителями частоты в обратной связи, снабженные дельта-сигма модуляторами. Если на выход делителя подать сигнал СВЧ с фиксированной частотой, то изменение выходной частоты при изменении дробной части на один дискрет будет равно:

$$\delta f = F_{in} \left(\frac{1}{N + \frac{F}{M}} - \frac{1}{N + \frac{F+1}{M}} \right) \approx \frac{F_{in}}{MN^2}$$

где F_{in} — частота входного сигнала;

N — целая часть коэффициента деления;

F — показатель дробности коэффициента деления;

M — разрядность модулятора.

Несложный расчет показывает, что для широко распространенных микросхем ФАПЧ с дробными делителями частоты [4], величина δf будет равна 0,113 Гц при входной частоте 2 ГГц и минимально возможном N . Этого вполне достаточно для построения качественного синтезатора СВЧ с разрешением около 1 Гц на частоты до 10 ГГц. При увеличении N и M , очевидно, разрешение растет. Простое увеличение N ведет к снижению выходной частоты и ухудшению спектральных характеристик выходного сигнала в силу специфики работы модулятора. Чтобы этого избежать, приходится поддерживать выходную

частоту на одном уровне, пропорционально увеличивая входную. Так что изменение частоты оказывает примерно обратное пропорционально коэффициенту деления. Большого эффекта позволяет достичь увеличение разрядности модулятора M , но уже ценой роста его энергопотребления.

Технически, суть идеи сводится к замене ПЦС на дробный делитель частоты с дельта-сигма модулятором [5].

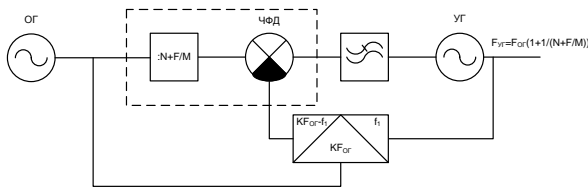


Рис. 1. Схема синтезатора из [5] с дробным делителем частоты вместо ПЦС.

Fig. 1. Frequency synthesizer structure from [5]. DDS is replaced by Frac-N divider

Это существенно экономит энергопотребление и габариты, так как делитель частоты находится в составе микросхемы ФАПЧ, где содержатся и другие необходимые узлы: частотно-фазовый детектор, токовый ключ и др. Фактически, система потребляет столько, сколько она потребляла бы без прямого цифрового синтезатора. Уровень остальных характеристик не сильно уступает решению с ПЦС. При расчете шумовых характеристик следует учитывать мощный источник — дельта-сигма модулятор. Вносимый им фазовый шум определяется по формуле Миллера [6]:

$$S_{DSM}(f) = \frac{\pi^2}{3f_{ref}} \left(2 \sin \left(\frac{\pi f}{f_{ref}} \right) \right)^{2(m-1)}$$

где f_{ref} — частота на выходе делителя;
 m — порядок модулятора (как правило, $m=3$).

На Рис. 2 показаны характеристики спектральной плотности фазовых шумов синтезатора 2,1 ГГц, построенного на коммерческих микросхемах ADF4159, HMC384LP4. Там же отмечены основные составляющие: опорный генератор СВЧ, дельта-сигма модулятор, генератор, управляемый напряжением (ГУН).

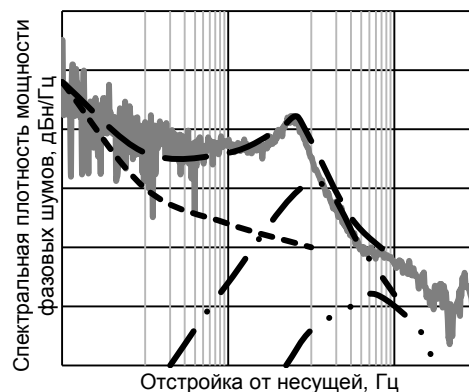


Рис. 2. Характеристики фазовых шумов синтезатора.

Fig. 2. Synthesizer phase noise characteristics

III. Заключение

Предложенный метод получения субгерцового частотного разрешения в синтезаторах СВЧ позволяет экономить порядка 0,5—1 Вт потребляемой мощности системы, составляя выгодную альтернативу решению с ПЦС и открывая возможности портативного исполнения синтезаторов с высокими техническими характеристиками.

Реализация метода проста и требует доступных дешевых коммерческих компонентов.

Метод защищен патентом на изобретение [5] и успешно применяется портативных измерительных генераторах PLG06 компании «Микран».

Работа выполнена при финансовой поддержке Министерства образования и науки Российской Федерации по контакту № 02.G25.31.0091.

IV. References

- [1] HMC983LP5E DC — 7 GHz Fractional-N Divider and Frequency Sweeper. HMC984LP4E Digital Phase-Frequency Detector. Datasheet. www.hittite.com.
- [2] Скоторенко И. Синтезатор частот. Патент РФ № 2458461.
- [3] Chenakin A. Frequency Synthesizer: From Concept to Product. Artech House. — 2011.
- [4] ADF4159 Direct Modulation/Fast Waveform Generating, 13 Hz, Fractional-N Frequency Synthesizer. Datasheet. www.analog.com.
- [5] Горевой А. Синтезатор частот. Решение о выдаче патента на изобретение. №2013115792/08(023425)
- [6] Osmany S. et. al. Phase Noise and Jitter Modeling for Fractional-N PLLs // Advances in Radioscience. — 2007. — 5.